

FACULTAD DE INGENIERÍA

ÁREA DE COMPUTACIÓN E INFORMÁTICA



Nombre de la materia : DISEÑO DE CIRCUITOS LÓGICOS
Clave de la materia:
Clave Facultad: 2965
Clave U.A.S.L.P.: 01272 **Clave CACEI:** CI
Nivel del Plan de Estudios: II, IC: 3 **No. de créditos:** 10
Horas/Clase/Semana: 4 **Horas totales/Semestre:** 64
Horas/Práctica (y/o Laboratorio): 2
Prácticas complementarias:
Trabajo extra-clase Horas/Semana: 4
Carrera/Tipo de materia: Común del Área Obligatoria
No. de créditos aprobados:
Fecha última de Revisión Curricular: 25/02/2010
Materia y clave de la materia requisito: INTR. A LOS CIRC. LÓGICOS (2964)

PROPÓSITO DEL CURSO

Esta materia le proporciona al estudiante las capacidades técnicas para desarrollar diseños de circuitos lógicos combinacionales y secuenciales, de mediana y alta escala de integración, así como adquirir habilidades para diseñar sistemas de adquisición de datos y solucionar

problemas en sistemas digitales ya implantados. Requiere de conocimientos de álgebra Booleana, análisis y simplificación de funciones Booleanas, manejo de circuitos integrados de baja escala.

OBJETIVO DEL CURSO

Adquirir los conocimientos y técnicas existentes sobre el análisis y diseño de circuitos combinacionales y secuenciales realizando aplicaciones con base en circuitos de pequeña y alta escala de integración. Aplicar

los conocimientos adquiridos en el análisis y diseño a la construcción de un sistema digital manipulado por la computadora.

CONTENIDO TEMÁTICO

1. Introducción

Tiempo estimado: 8 horas

Objetivo: El alumno reforzará conceptos sobre la organización y funcionamiento de los Sistemas Digitales, específicamente sobre la computadora.

- 1.1 Organización de una computadora digital
- 1.2 Señales analógicas y digitales
- 1.3 Códigos binarios
- 1.4 Mapas de Karnaugh para 4,5 y 6 variables

Objetivo: El alumno analizará el funcionamiento y distribución interna de circuitos integrados comerciales de mediana escala de integración, utilizándolos en la implementación de circuitos combinacionales.

- 3.1 Sumadores
- 3.2 Decodificadores
- 3.3 Multiplexores
- 3.4 Demultiplexores
- 3.5 Memoria de solo lectura

2. Lógica combinacional con SSI

Tiempo estimado: 11 horas

Objetivo: El alumno analizará las técnicas para el diseño de circuitos combinacionales utilizando circuitos de baja integración.

- 2.1 Procedimiento de diseño
- 2.2 Sumador - Restador
- 2.3 Conversión entre códigos
- 2.4 Procedimiento de análisis

4. Lógica secuencial

Tiempo estimado: 14 horas

Objetivo: El alumno obtendrá conocimientos de los circuitos lógicos secuenciales desde su composición básica. Analizará los tipos elementales de almacenamiento de información. Desarrollará habilidades para el diseño de un circuito secuencial y de un contador binario.

- 4.1 Introducción
- 4.2 Flip-Flops
- 4.3 Disparo
- 4.4 Análisis de circuitos secuenciales

3. Lógica combinacional con MSI

Tiempo estimado: 13 horas

- 4.5 Procedimiento de diseño
- 4.6 Diseño de contadores con SSI

5. Circuitos secuenciales MSI

Tiempo estimado: 8 horas

Objetivo: El alumno obtendrá conocimientos de los circuitos integrados comerciales con los cuales podrá implementar un circuito secuencial de manera simplificada. Además conocerá nuevas aplicaciones de los Flip-Flops.

- 5.1 Registros paralelos
- 5.2 Registros de desplazamiento
- 5.3 Contadores de rizo
- 5.4 Contadores sincrónicos
- 5.5 Unidades de memoria

6. Diseño con dispositivos GAL (Logic Array Gates)

Tiempo estimado: 10 horas

Objetivo: El alumno conocerá la programación de los dispositivos GAL que se utilizan en sistemas digitales de alta escala de integración y realizará implementaciones prácticas.

6.1 Introducción a las GAL

6.1.1 Características y categorías de dispositivos

6.1.2 Estructura interna de los arreglos

6.2 Modos de programación de GAL

6.3 Aplicación práctica

6.4 Introducción al lenguaje VHDL

6.4.1 Declaraciones concurrentes

6.4.2 Declaraciones secuenciales

METODOLOGÍA

Exposición de temas por parte del maestro y de alumnos, análisis de conceptos teóricos, resolución y discusión de ejercicios y problemas desarrollados dentro y fuera de

clase, desarrollo de circuitos experimentales, implementación en un Proyecto de Desarrollo Tecnológico Integrador.

EVALUACIÓN

De acuerdo con el reglamento de exámenes, la evaluación del curso está sujeta a la acreditación del laboratorio.

Se realizarán cuatro exámenes parciales en las fechas establecidas por la facultad. Para presentar el cuarto examen parcial, el examen extraordinario, el examen a

título y regularización; es requisito hacer entrega del sistema desarrollado en la materia de acuerdo con los lineamientos establecidos en el Sistema de Proyectos de Desarrollo Tecnológico Integrador.

BIBLIOGRAFÍA

Bibliografía Básica

Lógica Digital y Diseño de computadoras (57 lib.)

Mano, Morris

Prentice Hall Hispanoamericana

México, D.F., 1992

Sistemas Digitales Principios y Aplicaciones (4 lib.)

10a edición

Tocci, Ronald J.

Pearson Prentice Hall

Fundamentos de Sistemas Digitales (4 lib.)

9a edición

Floyd, T. L.

Pearson Prentice Hall

España, 2007

VHDL El Arte de Programar Sistemas Digitales (7 lib.)

Maxinez, David G.; Alcalá, Jessica

CECSA

México, 2007

Bibliografía Complementaria

Ingeniería Computacional, Diseño del Hardware(23 lib.)

Mano, Morris

Prentice Hall Hispanoamericana

México D.F., 1991

Electrónica Digital Práctica (5 lib.)
Hermosa Donate, Antonio
Alfaomega
México, 1996

Diseño Digital Principios y Prácticas (4 lib.)
3a edición
Wakerly, John
Prentice Hall
la edición más reciente

Diseño Lógico (9 lib.)
Lloris, Antonio; Prieto, Alberto
McGraw-Hill
España, Madrid, 1996

Análisis y Diseño de Circuitos Lógicos Digitales (1 lib.)
1a edición
Nelson, Víctor P.; Nagle, Troy H.
Prentice Hall
1996